

CERTIFIED COPY OF  
PRIORITY DOCUMENT

10. 807.916  
67.26.04

대한민국특허청  
KOREAN INTELLECTUAL  
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

10-2003-0019225

출원번호 :

Application Number

출원년월일 : 2003년 03월 27일

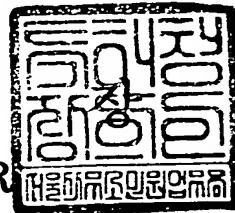
MAR 27, 2003

Date of Application

출원인 : 삼성에스디아이 주식회사  
SAMSUNG SDI CO., LTD.

Applicant(s)

2004 년 03 월 03 일



특허청

COMMISSIONER

## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.03.27
【발명의 명칭】	다층 구조의 그리드 플레이트를 구비한 전계 방출 표시장치
【발명의 영문명칭】	FIELD EMISSION DISPLAY DEVICE WITH GRID PLATE HAVING MULTI-LAYERED STRUCTURE
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	오원석
【포괄위임등록번호】	2001-041982-6
【발명자】	
【성명의 국문표기】	지응준
【성명의 영문표기】	CHI,EUNG JOON
【주민등록번호】	680111-1053130
【우편번호】	140-813
【주소】	서울특별시 용산구 동빙고동 228번지
【국적】	KR
【발명자】	
【성명의 국문표기】	진성환
【성명의 영문표기】	JIN,SUNG HWAN
【주민등록번호】	700814-1079118
【우편번호】	442-740
【주소】	경기도 수원시 팔달구 영통동 황골마을아파트 141동 1804호
【국적】	KR
【발명자】	
【성명의 국문표기】	지광선
【성명의 영문표기】	JI,KWANG SUN
【주민등록번호】	751101-1932312

1020030019225

출력 일자: 2004/3/4

【우편번호】 143-828  
【주소】 서울특별시 광진구 구의1동 257-16번지 202호  
【국적】 KR  
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인  
유미특허법인 (인)  
【수수료】  
【기본출원료】 20 면 29,000 원  
【가산출원료】 8 면 8,000 원  
【우선권주장료】 0 건 0 원  
【심사청구료】 0 항 0 원  
【합계】 37,000 원  
【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

그리드 플레이트에 보다 미세한 크기의 홀을 형성하여 타 화소의 형광막을 향해 이탈된 전자빔들을 차단하는 전계 방출 표시장치에 관한 것으로서, 전계 방출 표시장치는 전자 방출원과 전자 방출 수단이 마련된 제1 기판 및 발광 수단이 마련된 제2 기판 사이에 배치되어 전자들의 집속성을 우수하게 제어하기 위한 그리드 플레이트를 포함하며, 그리드 플레이트는 전자빔 통과를 위한 홀들을 형성하는 마스크부와; 전자 방출원에 대향하는 마스크부의 일면에 제공되고 임의의 홀 어레이 사이에서 마스크부보다 큰 두께로 형성되어 전자 방출원이 마련된 기판 상에 형성된 부재들과 접촉하며 위치하는 베리어들을 포함하고, 마스크부와 베리어들은 이종(異種)의 금속 물질로 이루어진다.

**【대표도】**

도 2

**【색인어】**

전계방출, 그리드, 그리드플레이트, 에미터, 캐소드, 애노드, 게이트

**【명세서】****【발명의 명칭】**

다층 구조의 그리드 플레이트를 구비한 전계 방출 표시장치 {FIELD EMISSION DISPLAY DEVICE WITH GRID PLATE HAVING MULTI-LAYERED STRUCTURE}

**【도면의 간단한 설명】**

도 1은 본 발명의 실시예에 따른 전계 방출 표시장치의 부분 분해 사시도이다.

도 2는 도 1에 도시한 전계 방출 표시장치의 부분 결합 단면도이다.

도 3은 그리드 플레이트의 부분 저면도이다.

도 4는 그리드 플레이트의 부분 단면도이다.

도 5는 본 발명의 실시예에 대한 첫번째 변형예를 설명하기 위한 전계 방출 표시장치의 부분 단면도이다.

도 6과 도 7은 각각 본 발명의 실시예에 대한 두번째 변형예를 설명하기 위한 그리드 플레이트의 부분 저면도 및 전계 방출 표시장치의 부분 단면도이다.

도 8~도 10은 각각 본 발명의 실시예에 대한 세번째, 네번째 및 다섯번째 변형예를 설명하기 위한 그리드 플레이트의 부분 저면도이다.

도 11은 종래 기술에 의한 전계 방출 표시장치의 부분 단면도이다.

## 【발명의 상세한 설명】

### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <9> 본 발명은 전계 방출 표시장치에 관한 것으로서, 보다 상세하게는 카본계 물질로 이루어진 전자 방출원과 더불어 전, 후면 기판 사이에 배치되는 그리드 플레이트를 구비한 전계 방출 표시장치에 관한 것이다.
- <10> 최근의 전계 방출 표시장치(FED; field emission display) 분야에서는 저전압(대략 10~100V) 구동 조건에서 전자를 양호하게 방출하는 카본계 물질을 이용하여 스크린 인쇄와 같은 후막 공정을 통해 전자 방출원인 에미터를 평탄하게 형성하는 기술을 연구 개발하고 있다.
- <11> 지금까지의 기술 동향에 의하면, 평탄한 형상의 에미터에 적합한 카본계 물질로는 그라파이트(graphite), 다이아몬드, 다이아몬드상 카본(DLC; diamond liked carbon) 및 카본 나노튜브(CNT; carbon nanotube) 등이 알려져 있다. 이 가운데 특히 카본 나노튜브는 끝단의 곡률 반경이 수~수십nm 정도로 극히 미세하여 1~10V/ $\mu m$  정도의 낮은 전계에서도 전자를 양호하게 방출함에 따라, 이상적인 전자 방출 물질로 기대되고 있다.
- <12> 상기 카본 나노튜브를 이용한 전계 방출 표시장치와 관련한 종래 기술로는 미국특허 6,062,931호와 미국특허 6,097,138호에 개시된 냉음극 전계 방출 표시장치를 들 수 있다.
- <13> 상기한 전계 방출 표시장치가 캐소드와 애노드 및 게이트 전극들을 구비하는 3극관 구조로 이루어질 때, 도 11에 도시한 바와 같이 에미터(1)가 배치되는 기판, 일례로 후면 기판(3) 상에 게이트 전극(5)을 먼저 형성하고, 게이트 전극(5) 위에 절연층(7)을 형성한 다음, 절연층

(7) 위에 캐소드 전극(9)과 에미터(1)를 형성함과 아울러, 형광막(11)이 배치되는 기판, 일례로 전면 기판(13) 상에 애노드 전극(15)을 형성한 구성이 공지되어 있다.

<14> 더욱이 전술한 전, 후면 기판(13, 3)의 구성에 더하여 이들 기판 사이에 메쉬 형태의 그리드 플레이트(17)를 설치함으로써 에미터(1)에서 방출된 전자빔의 집속성을 우수하게 제어하려는 노력이 진행되어 왔으며, 이와 관련한 종래 기술로는 일본 공개특허 2000-268704호에 개시된 전계 방출형 표시소자를 들 수 있다.

<15> 그러나 전술한 구조에서는 전자빔의 집속 성능을 높이기 위해 그리드 플레이트(17)를 설치하고 있음에도 불구하고, 실질적으로 에미터(1)에서 전자빔이 방출될 때에, 그리드 플레이트의 홀(17a)을 통과하지 못하고 지정된 경로에서 이탈하는 상당수의 전자빔이 발생하여 화면 특성이 저하되는 단점을 안고 있다.

<16> 이는 표시장치의 구동 과정에서 전자빔 방출이 실질적으로 에미터(1)의 가장자리에서 집중적으로 일어나고, 에미터(1)에서 방출된 전자빔들이 후면 기판(3)과 임의의 각도를 가지고 전면 기판(13)을 향해 퍼지며 진행하므로, 하나의 에미터(1)에서 방출된 전자빔들이 모두 온전하게 해당 화소에 대응하여 마련된 그리드 플레이트를 홀(17a)을 통과하기 어렵기 때문이다.

<17> 따라서 전술한 구조에서는 그리드 플레이트(17)에 부딪혀 이동 경로가 변하거나, 이웃 화소에 대응하여 마련된 그리드 플레이트의 홀(17a')을 통해 빠져나가는 등, 해당 경로에서 이탈된 전자빔이 상당수 발생하며, 이 전자빔들이 해당 화소의 형광막(11) 뿐만 아니라 이웃 화소의 형광막(11')까지 함께 발광시켜 선명한 화질을 구현하기 어려워진다.

<18> 따라서 상기 문제점을 해결하기 위한 여러 방안이 연구되고 있으며, 그 가운데 하나가 그리드 플레이트(17)에 보다 미세한 크기의 홀을 형성하여 이웃 화소의 형광막(11')을 향해 퍼

지며 진행하는 전자빔들을 차단하는 것이다. 통상적으로 그리드 플레이트(17)에 홀(17a)을 형성할 때에는 에칭 방법을 이용하는데, 이 경우 그리드 플레이트(17)의 두께가 얇을수록 보다 미세한 크기의 홀(17a)을 형성할 수 있다.

<19> 그러나 그리드 플레이트(17)의 두께를 얇게 하여 전술한 효과를 구현하는 경우에는 그리드 플레이트(17)가 쉽게 변형되어 조작 상의 어려움이 커지고, 그리드 플레이트(17)가 쉽게 쳐져 캐소드 전극(9) 또는 에미터(1)와 셀트가 일어날 우려가 있을 뿐만 아니라, 그리드 플레이트(17)의 떨림에 의해 구동 과정에서 소음이 발생할 여지가 있다.

<20> 더욱이 그리드 플레이트(17)의 처짐을 방지하기 위해서는 그리드 플레이트(17)를 지지하는 하부 스페이서(19)의 개수를 증가시켜 하부 스페이서(19)간 간격을 줄여야 하지만, 이 경우 하부 스페이서(19)의 개수가 증가함에 따라 하부 스페이서(19) 배열을 위한 표시장치의 제조 공정이 복잡해지는 단점을 안고 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<21> 따라서 본 발명은 상기한 문제점을 해소하기 위한 것으로서, 본 발명의 목적은 그리드 플레이트의 두께 감소에 따른 문제를 유발하지 않으면서 그리드 플레이트에 보다 미세한 크기의 홀을 형성하여 전자빔 퍼짐으로 인한 타 화소의 발광을 억제할 수 있는 전계 방출 표시장치를 제공하는데 있다.

<22> 본 발명의 다른 목적은 하부 스페이서 없이 그리드 플레이트를 배치하여 하부 스페이서 배열에 의한 제조 상의 어려움을 해소할 수 있는 전계 방출 표시장치를 제공하는데 있다.

#### 【발명의 구성 및 작용】

<23> 상기의 목적을 달성하기 위하여 본 발명은,

- <24> 임의의 간격을 두고 대향 배치되는 제1, 2 기판과, 제1, 2 기판 중 어느 한 기판에 마련되는 전자 방출원과, 전자 방출원으로부터 전자를 방출시키기 위한 전자 방출 수단과, 제1, 2 기판 중 다른 한 기판에 구비되어 전자 방출원에서 방출된 전자들에 의해 이미지를 구현하도록 발광하는 발광 수단과, 제1, 2 기판 사이에 배치되어 전자들의 집속성을 우수하게 제어하기 위한 그리드 플레이트를 포함하며, 그리드 플레이트는 전자빔 통과를 위한 홀들을 형성하는 마스크부와, 전자 방출원에 대향하는 마스크부의 일면에 제공되고 임의의 홀 어레이 사이에서 마스크보다 큰 두께로 형성되어 전자 방출원이 마련된 기판 상에 형성된 부재들과 접촉하며 위치하는 베리어들을 포함하고, 마스크부와 베리어들이 이종(異種)의 금속 물질로 이루어지는 전계 방출 표시장치를 제공한다.
- <25> 상기 전자 방출원은 카본계 물질로서, 카본 나노튜브(carbon nanotube), 그라파이트(graphite), 다이아몬드, 다이아몬드상 카본(DLC); C<sub>60</sub>(fulleren) 중 어느 하나 또는 이들의 조합으로 이루어진다.
- <26> 상기 전자 방출 수단은 전자 방출원이 마련되는 일 기판 상에 스트라이프 패턴으로 형성되는 게이트 전극들과, 게이트 전극들을 덮으면서 일 기판 상에 형성되는 절연층과, 절연층 위에서 게이트 전극과 직교하는 방향을 따라 스트라이프 패턴으로 형성되며 일측 가장자리 위에 전자 방출원이 위치하는 캐소드 전극들을 포함한다.
- <27> 상기 전자 방출 수단은 게이트 전극의 전계를 절연층 위로 끌어올리는 대향 전극을 더욱 포함할 수 있으며, 대향 전극은 절연층에 형성된 비아 홀(via hole)을 통해 게이트 전극과 접촉하여 게이트 전극과 전기적으로 연결된다.

- <28> 상기 발광 수단은 고전압을 인가받는 투명 전극과, 이 투명 전극 위에 임의의 패턴을 가지며 형성되는 R, G, B 형광막들을 포함하며, 이 경우 발광 수단은 형광막들을 덮는 금속 박막 층을 더욱 포함할 수 있다.
- <29> 다른 실시예로서 상기 발광 수단은 임의의 패턴을 가지며 형성되는 R, G, B 형광막들과, 이 형광막들을 덮는 금속 박막층을 포함하며, 이 경우 금속 박막층이 고전압을 인가받아 애노드 전극으로 기능한다.
- <30> 상기 베리어들은 절연층 위에서 이 절연층과 접촉하며 위치한다. 다른 실시예로서 전자 방출원이 마련된 기판의 최상부에 보조 절연층이 형성되고, 이 보조 절연층 위에 베리어가 위치할 수 있으며, 이 경우 보조 절연층은 한 화소 영역의 캐소드 전극과 이 캐소드 전극과 이웃한 다른 화소의 대향 전극에 걸쳐 그 위에 형성될 수 있다.
- <31> 상기 베리어들은 마스크부에 마련된 홀 어레이 사이에서 캐소드 전극 방향을 따라 스트라이프 패턴으로 형성되거나, 게이트 전극 방향을 따라 스트라이프 패턴으로 형성되거나, 캐소드 전극 방향과 게이트 전극 방향을 따라 격자 모양으로 형성될 수 있다. 또한 상기 베리어들은 마스크부에 마련된 홀 어레이 사이에서 불연속적인 도트 패턴으로 형성될 수 있다.
- <32> 이하, 첨부한 도면을 참고하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하면 다음과 같다.
- <33> 도 1은 본 발명의 실시예에 따른 전계 방출 표시장치의 부분 분해 사시도이고, 도 2는 도 1의 A 화살표 방향에서 바라본 전계 방출 표시장치의 부분 결합 단면도이다.
- <34> 도시한 바와 같이, 전계 방출 표시장치는 내부 공간부를 갖도록 임의의 간격을 두고 대향 배치되는 제1 기판(이하, 편의상 '후면 기판'이라 한다)과 제2 기판(이하, 편의상 '전면 기

판'이라 한다)을 포함하며, 후면 기판(2)에는 전계 형성으로 전자를 방출하는 구성이, 그리고 전면 기판(4)에는 전자에 의해 소정의 이미지를 구현하는 구성이 제공된다.

<35> 보다 구체적으로, 후면 기판(2) 위에는 게이트 전극들(6)이 후면 기판(2)의 일방향(일례로 도면의 Y 방향)을 따라 스트라이프 패턴으로 형성되고, 게이트 전극들(6)을 덮으면서 후면 기판(2)의 전면에 절연층(8)이 위치한다. 그리고 절연층(8) 위에는 캐소드 전극들(10)이 게이트 전극(6)과 직교하는 방향(도면의 X 방향)을 따라 스트라이프 패턴으로 형성된다.

<36> 본 실시예에서 전계 방출 표시장치의 화소 영역을 게이트 전극(6)과 캐소드 전극(10)의 교차 영역으로 정의할 때, 각 화소 영역마다 캐소드 전극(10)의 일측 가장자리 위에 전자 방출 원인 에미터(12)가 위치하며, 캐소드 전극들(10) 사이에서 각각의 에미터(12)와 임의의 간격을 두고 게이트 전극(6)의 전계를 절연층(8) 위로 끌어올리는 대향 전극(14)이 위치한다.

<37> 대향 전극(14)은 절연층(8)에 형성된 비아 홀(via hole)(8a)을 통해 게이트 전극(6)과 접촉하여 이와 전기적으로 연결된다. 이로서 대향 전극(14)은 게이트 전극(6)에 소정의 구동 전압이 인가되어 에미터(12)와의 사이에 전자 방출을 위한 전계를 형성할 때에, 게이트 전극(6)의 전압을 에미터(12) 주위로 끌어올려 에미터(12)에 보다 강한 전계가 인가되도록 함으로써 에미터(12)로부터 양호하게 전자들을 방출시키는 역할을 한다.

<38> 본 발명에서 에미터(12)는 카본계 물질, 가령 카본 나노튜브, 그라파이트, 다이아몬드, 다이아몬드상 카본, C<sub>60</sub>(fulleren) 또는 이들의 조합 물질로 이루어지며, 본 실시예에서는 카본 나노튜브를 적용하고 있다.

<39> 그리고 후면 기판(2)에 대향하는 전면 기판(4)의 일면에는 애노드 전극으로 기능하는 투명 전극(16)과 더불어 전면 기판(4)의 일방향, 일례로 게이트 전극 방향(도면의 Y 방향)을 따

라 R, G, B 형광막들(18)이 임의의 간격을 두고 위치하고, 각각의 R, G, B 형광막(18) 사이로 콘트라스트 향상을 위한 블랙 매트릭스막(20)이 위치한다.

<40> 더욱이 형광막(18)과 블랙 매트릭스막(20) 위에는 알루미늄 등으로 이루어진 금속 박막 층(22)이 위치할 수 있는데, 이 금속 박막층(22)은 전계 방출 표시장치의 내전압 특성과 휘도 향상에 도움을 주는 역할을 한다.

<41> 한편, 전술한 구성 대신 R, G, B 형광막들(18)과 블랙 매트릭스막(20)이 전면 기판(4)의 일면에 직접 형성되고, 이 막들 위로 금속 박막층(22)이 위치하는 구성 또한 가능하다. 이 경우에는 금속 박막층(22)이 고전압을 인가받아 애노드 전극으로 기능하며, 전술한 투명 전극보다 높은 전압을 수용할 수 있어 화면의 휘도 향상에 유리하게 작용한다.

<42> 이와 같이 구성되는 전면 기판(4)과 후면 기판(2)은 캐소드 전극(10)과 형광막(18)이 직교하도록 마주한 상태에서 임의의 간격을 두고 실링 물질에 의해 접합되며, 그 사이에 형성되는 내부 공간을 배기시켜 진공 상태로 유지함으로써 전계 방출 표시장치를 구성한다.

<43> 아울러, 전면 기판(4)과 후면 기판(2)이 형성하는 진공 용기 내부에는 다수의 홀(24a)을 갖는 메쉬 형태의 그리드 플레이트(24)가 위치한다. 이 그리드 플레이트(24)는 에미터(12)에서 방출된 전자들을 집속시키며, 진공 용기 내에서 아킹이 발생한 경우, 그 피해가 후면 기판(2)으로 향하지 않도록 하는 역할을 한다.

<44> 더욱이 본 실시예에서 그리드 플레이트(24)는 표시장치의 구동 과정에서 에미터(12)로부터 전자빔이 방출될 때에, 해당 화소의 형광막(18)을 향하지 않고 이웃 화소의 형광막을 향해 퍼지며 진행하는 전자빔들을 차단할 수 있도록 보다 미세한 크기의 홀(24a) 형성이 가능한 구조로 이루어진다.

- <45> 도 3은 그리드 플레이트의 후면을 도시한 부분 평면도이고, 도 4는 그리드 플레이트의 부분 확대 단면도이다.
- <46> 도시한 바와 같이, 그리드 플레이트(24)는 임의의 두께( $t_1$ )를 가지며 각 화소 영역에 대응하는 다수의 홀(24a)을 갖는 마스크부(26)와, 후면 기판(2)에 대향하는 마스크부(26)의 일면 중 홀 어레이 사이의 비화소 영역에 접합됨과 아울러 마스크부(26)의 두께( $t_1$ )보다 큰 임의의 두께( $t_2$ )를 갖는 베리어들(28)로 구성되고, 마스크부(26)와 베리어(28)는 서로 다른 이종(異種)의 금속 물질로 이루어진다.
- <47> 상기 베리어들(28)은 마스크부(26)에 형성된 홀 어레이 사이에서 마스크부(26)의 일방향, 일례로 캐소드 전극 방향(도면의 X 방향)을 따라 스트라이프 패턴으로 형성되고, 그리드 플레이트(24)가 전, 후면 기판(4, 2) 사이에 배치될 때에, 베리어들(28)이 후면 기판(2) 위에, 특히 절연층(8) 위에 배치되어 기존 하부 스페이서의 역할을 담당한다.
- <48> 이로서 베리어들(28) 가운데 마스크부(26)의 최외곽에 배치되는 베리어(미도시)는 전체 그리드 플레이트(24)를 지지하는 프레임의 역할을 하여 조작시의 변형을 방지하고, 마스크부(26)의 홀 어레이 사이에 배치되는 내부의 베리어들은 캐소드 전극(10) 또는 에미터(12)와 그리드 플레이트(24)의 쇼트를 방지하고 표시장치 내부의 진공을 유지하는 하부 스페이서로 기능 한다.
- <49> 따라서 그리드 플레이트(24)는 베리어들(28)에 의해 향상된 구조 강도를 가짐과 아울러, 그리드 플레이트(24)의 마스크부(26)와 여기에 형성된 홀들(24a)은 베리어(18)의 두께( $t_2$ )에 상응하는 높이, 바람직하게 30~200 $\mu\text{m}$  만큼 캐소드 전극(10)과 일정한 간격을 두고 후면 기판(2) 위에 배치된다.

- <50> 이와 같이 그리드 플레이트(24)가 이종의 금속 물질이 접합된 다층 구조로 이루어짐에 따라, 그리드 플레이트(24)의 마스크부(26)는 대략  $20\sim100\mu\text{m}$  정도의 얇은 두께로 구비될 수 있으며, 마스크부(26)에 통상의 에칭 방법을 이용해 홀들(24a)을 형성할 때에, 각 홀(24a)의 최소 사이즈가  $20\sim100\mu\text{m}$ 가 되도록 상기 홀들(24a)을 미세하게 제작할 수 있다.
- <51> 따라서 본 실시예에 의한 그리드 플레이트(24)는 전술한 구성에 의해 마스크부(26)에 보다 미세한 크기의 홀(24a)을 형성할 수 있는 것이며, 이와 더불어 베리어들(28)에 의해 마스크부(26)의 변형과 처짐 및 떨림 등을 억제할 수 있으므로 마스크부(26)의 두께 감소에 따른 문제점, 즉 조작상의 어려움과 캐소드 전극(10) 또는 에미터(12)와의 쇼트 및 소음 발생을 유발하지 않는 장점이 예상된다.
- <52> 더욱이 그리드 플레이트(24)가 후면 기판(2) 위에 배치될 때에, 베리어들(28)이 캐소드 전극(10) 사이의 비화소 영역에서 캐소드 전극(10)과 평행하게 배치되므로, 베리어들(28)이 각각의 캐소드 전극(10)을 공간적으로 분리시키는 격벽으로 기능한다. 따라서 다음에 설명할 구동 과정에서 에미터(12)에서 방출된 전자빔들 중 일부가 이웃 화소의 형광막을 향해 진행할 때에, 베리어들(28)이 이탈된 전자빔들을 포획하여 타 화소의 발광을 억제하는 역할을 한다.
- <53> 이러한 그리드 플레이트(24)는 일례로  $t_1$ 의 두께를 갖는 제1 금속과,  $t_2$ 의 두께를 가지면서 제1 금속과 식각률이 다른 제2 금속을 접합시킨 금속 플레이트(미도시)를 준비하고, 제1, 2 금속의 식각률 차이를 이용하여 공지의 에칭 방법을 통해 금속 플레이트를 비대칭 에칭하는 과정을 통해 전술한 구성으로 완성될 수 있다.
- <54> 또한 그리드 플레이트(24)는  $t_1$ 의 두께를 갖는 제1 금속에 다수의 홀(24a)을 형성하여 마스크부(26)를 형성하고,  $t_2$ 의 두께를 갖는 제2 금속을 패터닝하여 베리어들(28)을 형성한 다음, 제1 금속과 제2 금속을 접합하는 과정을 통해 전술한 구성으로 완성될 수 있다.

<55> 전술한 그리드 플레이트(24)는 스페이서와 같은 중간 매개물 없이 후면 기판(2) 위에 직접 배치되며, 전면 기판(4)과 그리드 플레이트(24) 사이의 비화소 영역으로 다수의 스페이서(30)가 배치되어 전면 기판(4)과 그리드 플레이트(24) 사이의 간격을 일정하게 유지시킨다.

<56> 이와 같이 구성되는 전계 방출 표시장치는, 외부로부터 게이트 전극(6), 캐소드 전극(10), 애노드 전극(16) 및 그리드 플레이트(24)에 소정의 전압을 공급하여 구동하는데, 일례로 게이트 전극(6)에는 수~수십V의 (+)전압이, 캐소드 전극(10)에는 수~수십V의 (-)전압이, 애노드 전극(16)에는 수백~수천V의 (+)전압이, 그리고 그리드 플레이트(24)에는 수십~수백V의 (+)전압이 인가된다.

<57> 이로서 도 2에 도시한 바와 같이, 게이트 전극(6)과 캐소드 전극(10)의 전압 차에 의해 에미터(12) 주위에 전계가 형성되어 이로부터 전자가 방출되며, 방출된 전자들은 그리드 플레이트(24)에 인가된 (+)전압에 이끌려 전면 기판(4)으로 향하면서 그리드 플레이트(24)의 홀(24a)을 통과하고, 애노드 전극(16)에 인가된 고전압에 이끌려 해당 화소의 형광막(18)에 충돌함으로써 이 형광막(18)을 발광시킨다.

<58> 그러나 이 과정에서 에미터(12)에서 방출된 전자빔들 중 일부는 해당 화소에 대응하여 마련된 그리드 플레이트(24)의 홀(24a)을 통과하지 못하고, 이웃 화소의 형광막(18')을 향해 퍼지며 진행하여 해당 경로에서 이탈하게 된다. 그럼에도 불구하고 본 실시예에 의한 전계 방출 표시장치는 그리드 플레이트(24)의 마스크부(26)에 미세한 크기의 홀(24a)이 형성되어 있으므로, 마스크부(26)가 이웃 화소의 형광막(18')을 향해 이탈된 전자빔들을 차단하여 타 화소의 불필요한 발광을 억제한다.

<59> 더욱이 그리드 플레이트(24)의 베리어들(28)이 캐소드 전극(10) 사이의 비화소 영역에서 자체의 두께(t2)를 가지며 위치하고 있으므로, 베리어들(28)이 해당 경로에서 이탈된 전자빔들을 포획하여 그 이동을 차단시킨다.

<60> 이상의 내용을 고려하여 볼 때, 본 실시예에서는 불필요한 타 화소의 발광이 억제되어 화면의 수직 해상도가 향상되고, 문자 표시의 경우 수직 방향의 가독성(可讀性)이 우수해지는 장점이 예상된다. 또한 본 실시예에서는 하부 스페이서가 요구되지 않으므로, 하부 스페이서 배열을 위한 제조 공정을 생략할 수 있다.

<61> 다음으로는 도 5~도 10을 참고하여 본 발명의 실시예에 대한 변형예들에 대해 설명한다

<62> 도 5는 첫번째 변형예로서, 이 경우는 전술한 실시예의 구조를 기본으로 하면서 후면 기판(2)의 최상부, 특히 한 화소 영역의 캐소드 전극(10)과 이 캐소드 전극(10)과 이웃한 다른 화소의 대향 전극(14)에 걸쳐 그 위에 보조 절연층(32)을 형성하고, 이 보조 절연층(32) 위에 그리드 플레이트(24)의 베리어들(28)을 배치하여 전계 방출 표시장치를 구성한다.

<63> 이와 같이 그리드 플레이트(24)와 후면 기판(2) 사이에 보조 절연층(32)을 형성하면, 도 전체인 그리드 플레이트(24)와 캐소드 전극(10) 및 대향 전극(14) 사이의 절연 특성을 확보할 수 있고, 그리드 플레이트(24)를 후면 기판(2) 위에 배치할 때에, 공정 공차를 용이하게 확보하면서 캐소드 전극(10)과 대향 전극(14)의 선폭을 충분하게 유지할 수 있다.

<64> 도 6과 도 7은 두번째 변형예로서, 이 경우는 전술한 실시예의 구조를 기본으로 하면서 그리드 플레이트(24)에 구비된 베리어들(28)이 마스크부(26)의 다른 일방향, 일례로 게이트 전

극 방향(도면의 Y 방향)을 따라 스트라이프 패턴으로 형성되어 전계 방출 표시장치를 구성한다.

<65> 상기 베리어들(28)은 도 7에 도시한 바와 같이, 에미터(12)에서 방출된 전자빔들 중 다른 색의 형광막(18")이 위치하는 이웃 화소를 향해 화면의 수평 방향(도면의 X 방향)으로 퍼지며 진행하는 전자빔들을 차단시킨다. 이로서 본 변형예에서는 원하지 않는 타색 발광을 방지하여 화면의 색순도를 향상시킨다.

<66> 도 8은 세번째 변형예로서, 이 경우는 전술한 실시예의 구조를 기본으로 하면서 그리드 플레이트(24)에 구비된 베리어(28)가 마스크부(26)의 일방향, 일례로 캐소드 전극 방향(도면의 X 방향)과 마스크부(26)의 다른 일방향, 일례로 게이트 전극 방향(도면의 Y 방향)을 따라 격자 모양으로 형성되어 전계 방출 표시장치를 구성한다.

<67> 도 9는 네번째 변형예로서, 이 경우는 전술한 실시예의 구조를 기본으로 하면서 그리드 플레이트(24)의 베리어(28)를 각각의 홀 어레이 사이에 모두 배치하는 대신, 적어도 2개 이상의 홀 어레이 사이에 베리어(28)를 배치하여 전계 방출 표시장치를 구성한다.

<68> 이 경우, 베리어들(28)은 캐소드 전극 방향(도면의 X 방향)을 따라 스트라이프 패턴으로 형성되거나, 도 6에 도시한 바와 같이 게이트 전극 방향(도면의 Y 방향)을 따라 스트라이프 패턴으로 형성되거나, 도 8에 도시한 바와 같이 캐소드 전극 방향(도면의 X 방향)과 게이트 전극 방향(도면의 Y 방향)을 따라 격자 모양으로 형성될 수 있다.

<69> 도 10은 다섯번째 변형예로서, 이 경우는 전술한 실시예의 구성을 기본으로 하면서 그리드 플레이트(24)의 베리어들(28)이 마스크부(26)의 비화소 영역에 불연속적인 도트(dot) 패턴으로 형성되어 전계 방출 표시장치를 구성한다.

<70> 본 발명에서 그리드 플레이트(24)의 베리어들(28)은 위에 설명한 실시예와 변형예들에 한정되지 않고, 그 형상과 간격 등을 필요에 따라 다양하게 변화시킬 수 있다.

<71> 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

### 【발명의 효과】

<72> 이와 같이 본 발명에 따르면, 그리드 플레이트가 이종의 금속 물질이 접합된 다층 구조로 이루어짐에 따라, 마스크부에 보다 미세한 크기의 홀을 형성하여 에미터에서 방출된 전자빔들 중 이웃 화소의 형광막을 향해 퍼지며 진행하는 전자빔들을 효과적으로 차단시킨다. 따라서 불필요한 타 화소의 발광을 억제하여 화면의 수직 해상도와 화면의 색순도를 향상시킨다.

<73> 또한 본 발명에 따르면, 그리드 플레이트의 베리어들에 의해 마스크부의 두께 감소에 따른 문제점, 즉 조작상의 어려움과 후면 기판에 형성된 전극들과의 쇼트 및 소음 발생을 유발하지 않으며, 기존의 하부 스페이서를 생략할 수 있어 하부 스페이서 배열에 따른 제조 상의 어려움을 해소할 수 있다.

**【특허청구범위】****【청구항 1】**

임의의 간격을 두고 대향 배치되어 진공 용기를 구성하는 제1, 2 기판과;

상기 제1, 2 기판 중 어느 한 기판에 마련되는 전자 방출원과;

상기 전자 방출원으로부터 전자를 방출시키기 위한 전자 방출 수단과;

상기 제1, 2 기판 중 다른 한 기판에 구비되어 상기 전자 방출원에서 방출된 전자들에 의해 이미지를 구현하도록 발광하는 발광 수단; 및

상기 제1, 2 기판 사이에 배치되어 상기 전자들의 접속성을 우수하게 제어하기 위한 그리드 플레이트를 포함하며,

상기 그리드 플레이트가,

전자빔 통과를 위한 홀들을 형성하는 마스크부; 및

상기 전자 방출원에 대향하는 상기 마스크부의 일면에 제공되고, 임의의 홀 어레이 사이에서 상기 마스크부보다 큰 두께로 형성되어 상기 전자 방출원이 마련된 기판 상에 형성된 부재들과 접촉하며 위치하는 베리어들을 포함하고,

상기 마스크부와 베리어들이 이종(異種)의 금속 물질로 이루어지는 전계 방출 표시장치.

**【청구항 2】**

제 1항에 있어서,

상기 전자 방출원이 카본계 물질로 이루어지며, 평坦하게 형성되는 전계 방출 표시장치.

**【청구항 3】**

제 2항에 있어서,

상기 카본계 물질이 카본 나노튜브(carbon nanotube), 그라파이트(graphite), 다이아몬드, 다이아몬드상 카본(DLC), C<sub>60</sub>(fulleren) 중 어느 하나 또는 이들의 조합으로 이루어지는 전계 방출 표시장치.

**【청구항 4】**

제 1항에 있어서,

상기 전자 방출 수단이,

상기 전자 방출원이 마련되는 일 기판 상에 스트라이프 패턴으로 형성되는 게이트 전극들과;

상기 게이트 전극들을 덮으면서 상기 일 기판 상에 형성되는 절연층; 및

상기 절연층 위에서 상기 게이트 전극과 직교하는 방향을 따라 스트라이프 패턴으로 형성되며, 일측 가장자리 위에 상기 전자 방출원이 위치하는 캐소드 전극들을 포함하는 전계 방출 표시장치.

**【청구항 5】**

제 4항에 있어서,

상기 전자 방출 수단이, 상기 캐소드 전극과 임의의 간격을 두고 캐소드 전극 사이에 위치하는 대향 전극을 더욱 포함하는 전계 방출 표시장치.

**【청구항 6】**

제 5항에 있어서,

상기 대향 전극이 상기 절연층에 형성된 비아 홀(via hole)을 통해 상기 게이트 전극과 접촉하여 게이트 전극과 전기적으로 연결되는 전계 방출 표시장치.

**【청구항 7】**

제 1항에 있어서,

상기 발광 수단이, 고전압을 인가받는 투명 전극과, 이 투명 전극 위에 임의의 패턴을 가지며 형성되는 R, G, B 형광막들을 포함하는 전계 방출 표시장치.

**【청구항 8】**

제 7항에 있어서,

상기 발광 수단이, 상기 형광막들을 덮는 금속 박막층을 더욱 포함하는 전계 방출 표시 장치.

**【청구항 9】**

제 1항에 있어서,

상기 발광 수단이, 임의의 패턴을 가지며 형성되는 R, G, B 형광막들과, 이 형광막들을 덮는 금속 박막층을 포함하며, 금속 박막층이 고전압을 인가받는 전계 방출 표시장치.

**【청구항 10】**

제 1항에 있어서,

상기 마스크부의 두께가  $20\sim100\mu m$ 로 이루어지는 전계 방출 표시장치.

**【청구항 11】**

제 1항에 있어서,

상기 마스크부에 형성된 각 홀은  $20\sim100\mu\text{m}$ 의 최소 사이즈를 갖는 전계 방출 표시장치.

**【청구항 12】**

제 4항에 있어서,

상기 베리어들이 상기 절연층 위에서 이 절연층과 접촉하며 위치하는 전계 방출 표시장치.

**【청구항 13】**

제 1항에 있어서,

상기 전자 방출원이 마련된 기판의 최상부에 보조 절연층이 형성되고, 이 보조 절연층 위에 상기 베리어가 위치하는 전계 방출 표시장치.

**【청구항 14】**

제 5항 또는 제 13항에 있어서,

상기 보조 절연층이 한 화소 영역의 캐소드 전극과 이 캐소드 전극과 이웃한 다른 화소의 대향 전극에 걸쳐 그 위에 형성되는 전계 방출 표시장치.

**【청구항 15】**

제 4항에 있어서,

상기 베리어들이 상기 마스크부에 마련된 홀 어레이 사이에서 상기 캐소드 전극 방향을 따라 스트라이프 패턴으로 형성되는 전계 방출 표시장치.

**【청구항 16】**

제 4항에 있어서,

상기 베리어들이 상기 마스크부에 마련된 홀 어레이 사이에서 상기 게이트 전극 방향을 따라 스트라이프 패턴으로 형성되는 전계 방출 표시장치.

**【청구항 17】**

제 4항에 있어서,

상기 베리어들이 상기 마스크부에 마련된 홀 어레이 사이에서 상기 캐소드 전극 방향과 상기 게이트 전극 방향을 따라 격자 모양으로 형성되는 전계 방출 표시장치.

**【청구항 18】**

제 1항에 있어서,

상기 베리어들이 상기 마스크부에 마련된 홀 어레이 사이에서 불연속적인 도트 패턴으로 형성되는 전계 방출 표시장치.

**【청구항 19】**

제 1항에 있어서,

상기 베리어들이 각각의 홀 어레이 사이에 하나씩 배치되는 전계 방출 표시장치.

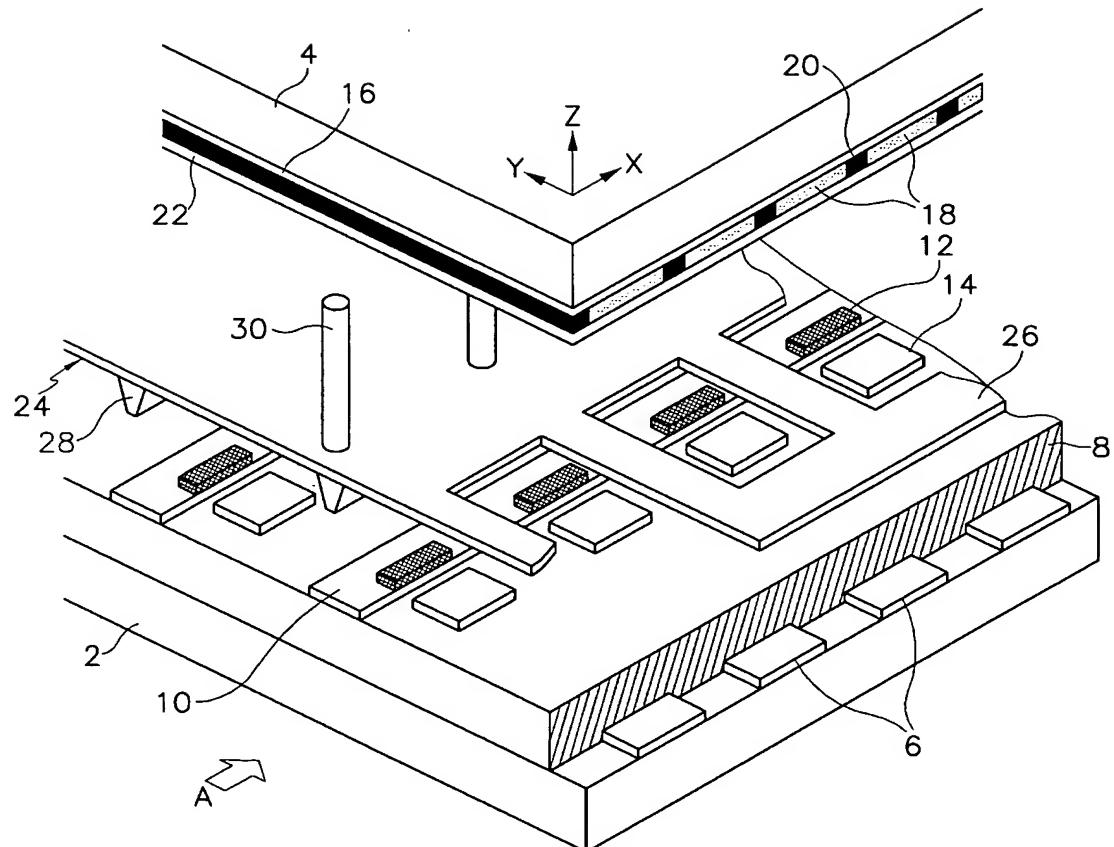
**【청구항 20】**

제 1항에 있어서,

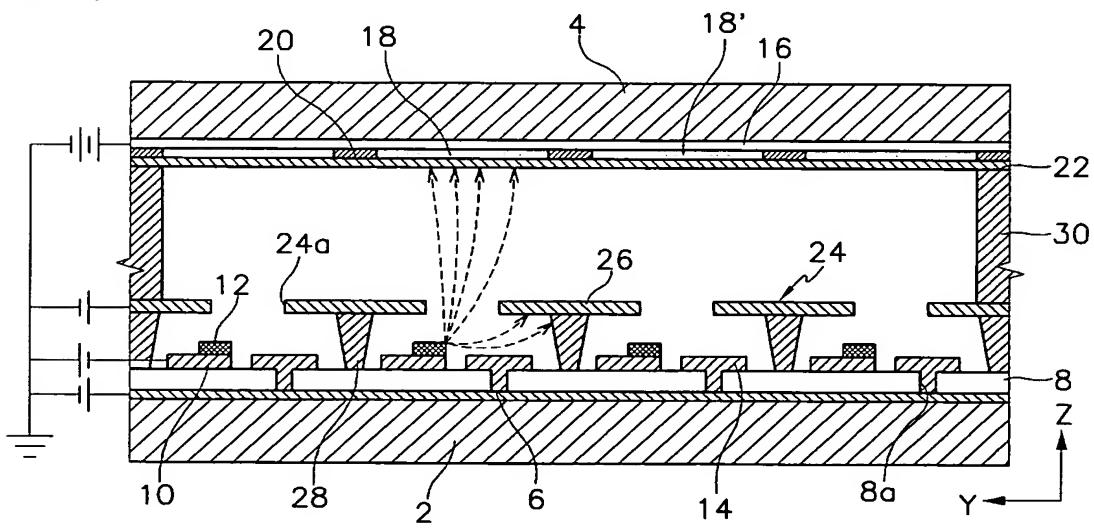
상기 베리어들이 2개 이상의 홀 어레이 사이에 하나씩 배치되는 전계 방출 표시장치.

## 【도면】

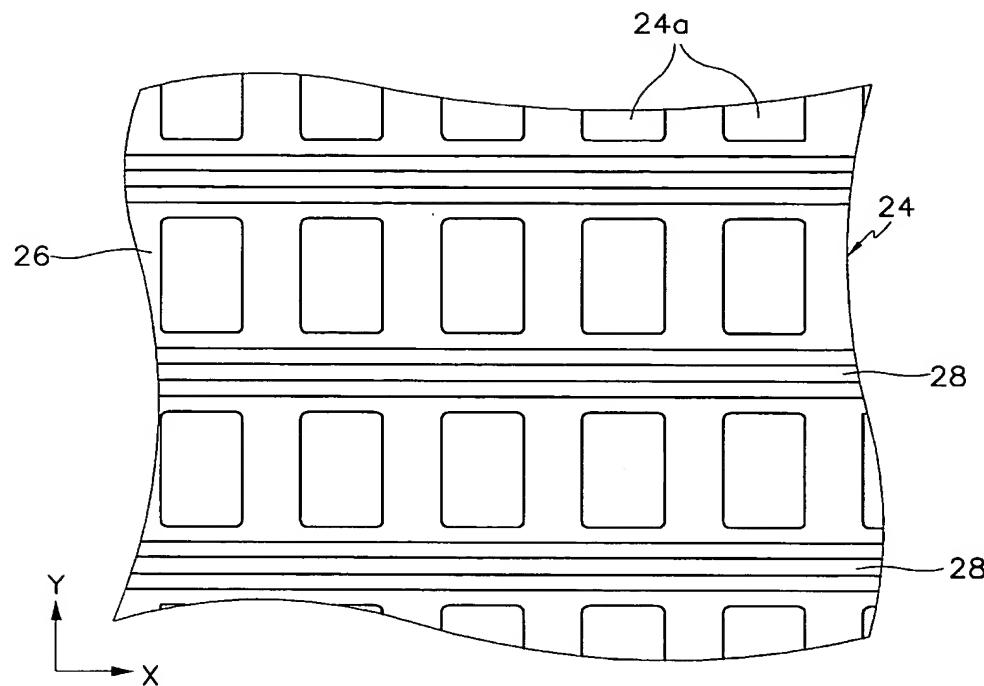
【도 1】



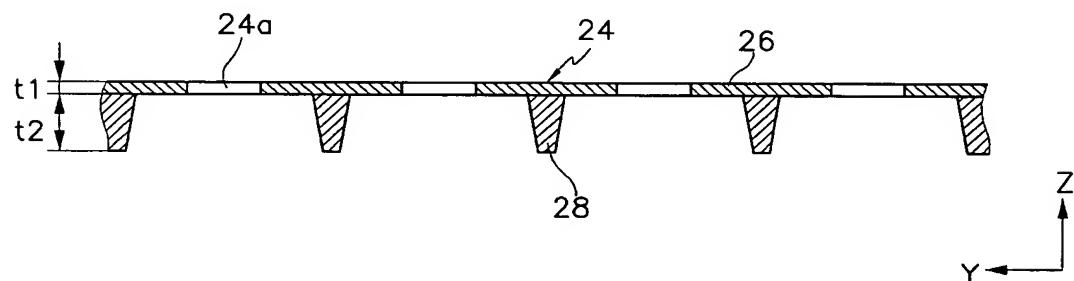
【도 2】



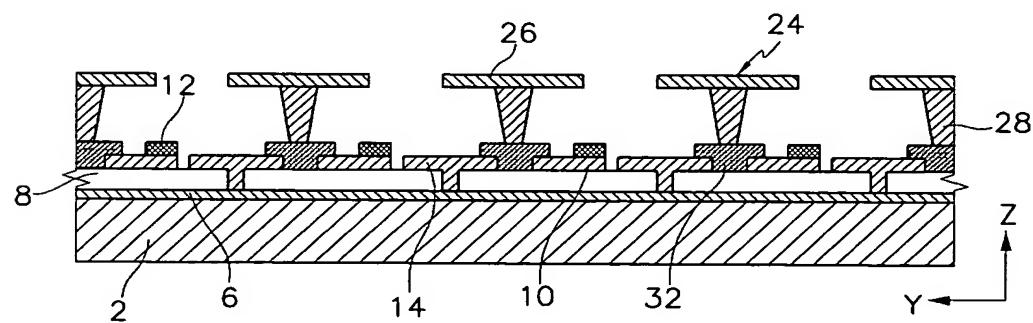
【도 3】



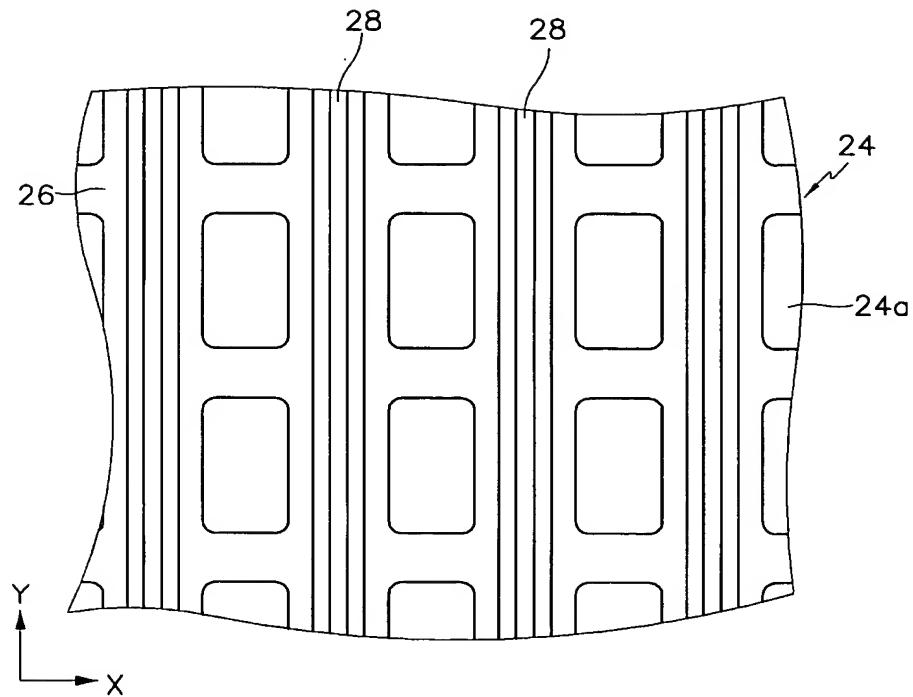
【도 4】



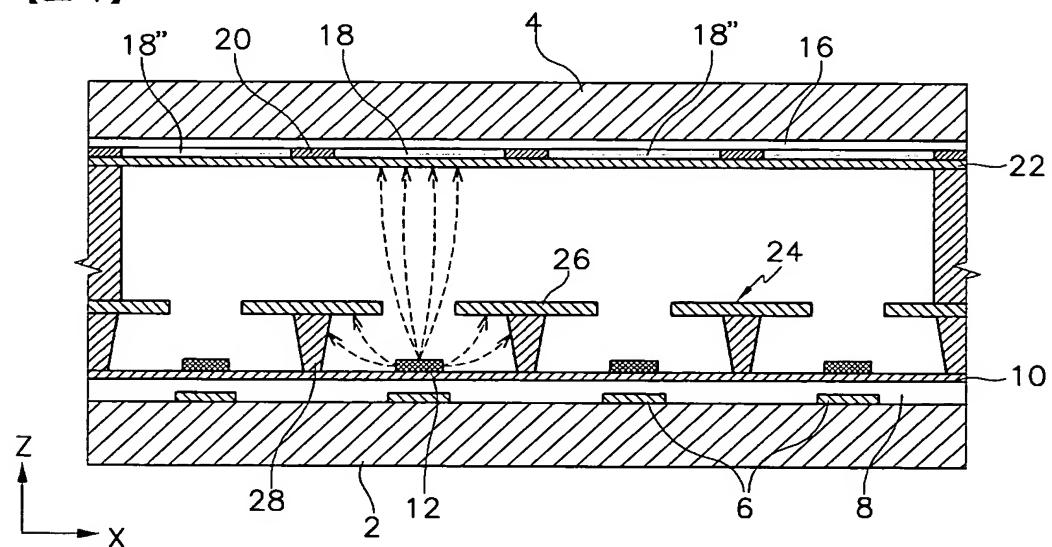
【도 5】



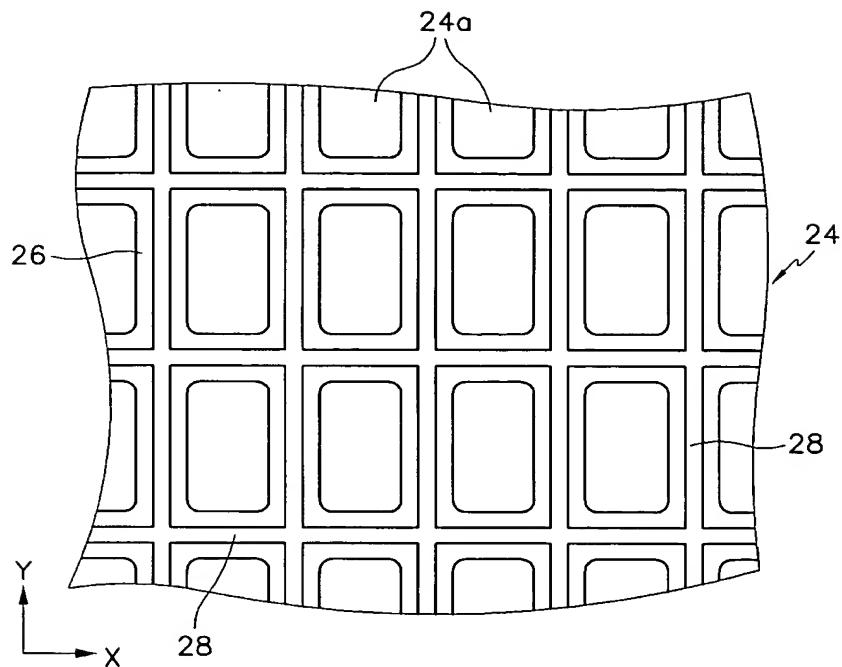
【도 6】



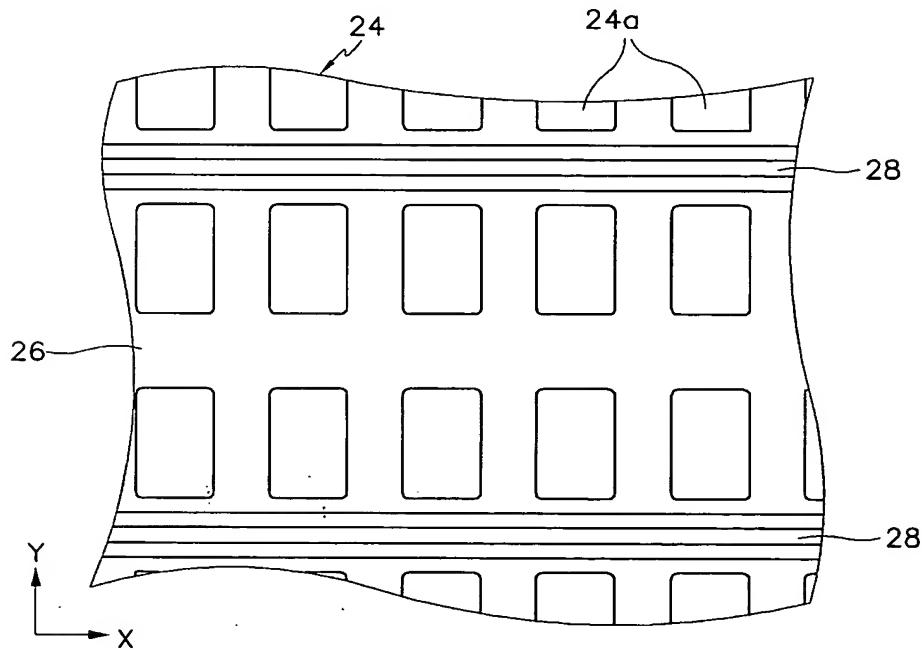
【도 7】



【도 8】



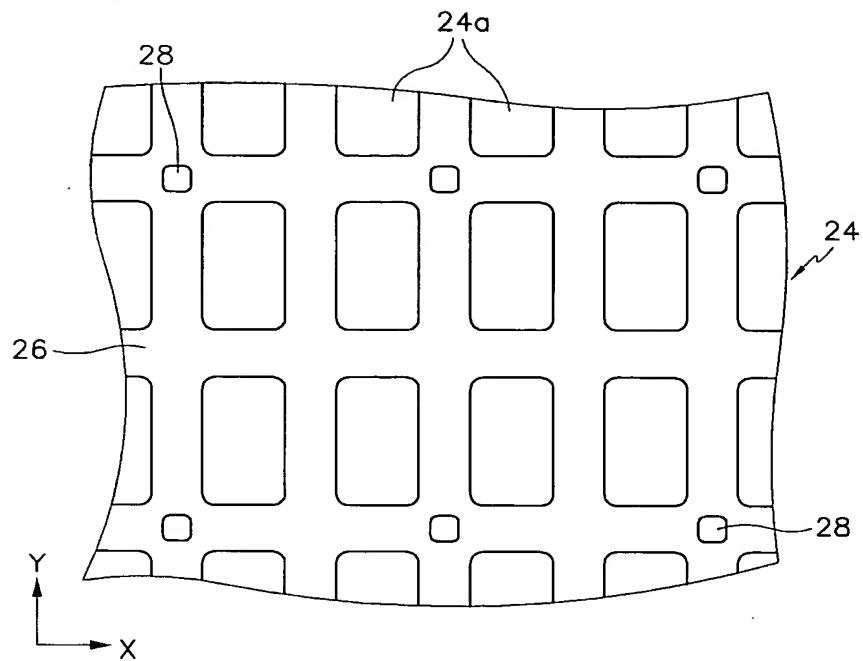
【도 9】



1020030019225

출력 일자: 2004/3/4

【도 10】



【도 11】

